LAN9252에서 TR8253LC로

핀 호환 대체 검토 자료

발행 · 티원(T1)

대상 · 현재 Microchip LAN9252를 사용 중인 하드웨어·펌웨어 엔지니어 및 구매 담당자

Team Trust Technology

배경

왜 지금 검토하나

공급 다변화

한 칩에만 의존하지 않는 편이 안전합니다

부품 조달은 한 곳이 막히면 양산 일정 전체가 함께 멈춥니다. 쓸 수 있는 대체품을 미리 확인해 두면, 필요해진 뒤에 찾는 것보다 대응할 시간이 넓습니다. 이 자료는 그 확인을 대신해 드리려는 것입니다.

티원의 공급

TR8253LC는 2주 이내 대량 물량 공급이 가능합니다

티원의 현재 재고와 생산 일정을 기준으로 한 공급 능력입니다. 수량과 납기 일정은 별도 문의로 확인해 드립니다.

남는 질문은 하나입니다. **그 대체품이 지금 쓰는 보드에 맞느냐.**
다음 장부터 그 질문에만 답합니다.

요약

결론 먼저

이 자료가 말하려는 것은 세 줄입니다. 4장부터 7장이 그 근거입니다.

01

같은 패키지, 64핀 중 59핀 일치

풋프린트(PCB의 패드 배열)가 그대로 맞습니다.

QFN64 · 9 × 9 mm · 0.5 mm 피치

02

ESC 자원은 두 배입니다

FMMU·SyncManager·RAM이 모두 두 배입니다.

FMMU 3 → 8 · SyncManager 4 → 8 · RAM 4 → 8 KB

03

확인할 항목은 셋

체크리스트 세 줄로 스스로 판정할 수 있습니다.

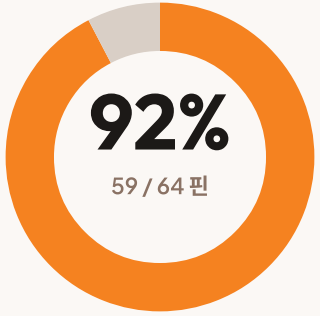
노출 패드 치수 · 핀 8·9·10 스트랩 · I/O 3.3V

이번 건은 **"그냥 갈아끼우면 된다"가 아닙니다.** 1번과 2번은 데이터시트에서 확인한 수치이고, 3번은 **독자의 보드에서 직접 확인해야 하는 항목**입니다. 7장에 그대로 옮겨 두었습니다.

근거 1 / 풋프린트

같은 패키지, 같은 핀

64핀을 하나씩 전수 대조했습니다. 기능이 다른 핀은 5개입니다.



- **기능 일치 59핀 · 92%**
  이름까지 같거나, 기능은 같고 이름만 다르거나, JTAG 보조 기능만 없는 경우
- **불일치 5핀 · 8%**
  핀 3·4·8·9·10 — 7장 체크리스트 (2)번
- **노출 패드(EP)**
  치수가 다름 — 7장 체크리스트 (1)번에서 별도로 다룸

패키지 외형은 **네 항목 모두 같습니다.** 기존 풋프린트를 다시 그리지 않아도 됩니다.

QFN64 | 바디 9.00 mm BSC | 리드 피치 0.5 mm BSC | 64핀

> **핀 이름만 맞춘 것이 아닙니다.** 11번 핀(RESET# / RST#)은 "오픈 컬렉터 입출력"이라는 동작 방식까지 양쪽 데이터시트에서 같음을 확인했습니다. (LAN9252 p.27 / TR8253LC p.22)

벤더 자료도 이 조합을 명시적으로 적고 있습니다.

Pin2Pin 호환 — TR8253LC : "TR8253L, LAN9252/9253" — 창야오과기 제품자료 §2.6, p.12

같은 QFN64라도 **TR8253EC는 핀 배치가 다릅니다.** LAN9252와 맞는 것은 **TR8253LC**뿐입니다.

출처 · LAN9252 Table 3-1 p.12–13, Table 3-13 p.27, §19.1 p.322–323 / TR8253LC Table 3 p.16–17, §2.5 p.22, §6 Table 32 p.44–45 / 창야오과기 제품자료 §2.6 p.12

근거 2 / 성능

ESC 자원은 두 배

교체하면서 자원이 줄지 않습니다. 오히려 늘어납니다.

항목	LAN9252	TR8253LC
FMMU	3	**8**
SyncManager	4	**8**
Process RAM / DPRAM	4 KB	**8 KB**

기존 펌웨어가 쓰던 FMMU와 SyncManager 개수는 그대로 다 수용됩니다.
프로세스 데이터 영역이 두 배가 되므로 앞으로 채널을 늘릴 여지도 함께 생깁니다.

"자원이 두 배"는 표에 적힌 개수와 용량이 두 배라는 뜻입니다. 그것이 곧 통신 성능이 두 배가 된다는 뜻은 아닙니다. EtherCAT 사이클 성능은 마스터 설정과 프로세스 데이터 크기가 함께 정합니다.

출처 · LAN9252 데이터시트 p.1 Features "Supports 3 FMMUs / Supports 4 SyncManagers / 4K bytes of DPRAM" / TR8253EC·TR8253LC 데이터시트 §1 Overview Table 1 · 창야오과기 제품자료 §2.10 p.16

근거 3 / 펌웨어

소프트웨어 이식

기존 LAN9252 펌웨어가 쓰던 접근 방식과 EEPROM 구성을 그대로 이어갈 수 있는지 봅니다.

SPI 접근 방식

Direct와 Indirect 둘 다 지원합니다

LAN9252 펌웨어는 대개 간접 접근(Indirect, CSR 경유)으로 짜여 있습니다. TR8253LC는 두 방식을 모두 지원하므로 접근 방식을 바꿀 필요가 없습니다.

TR8253EC·TR8253LC §1 Table 1

SII EEPROM

Virtual EEPROM을 지원합니다

외부 EEPROM을 그대로 써도 되고, 칩이 EEPROM을 흉내 내는 방식(에뮬레이션)으로 써도 됩니다. 이 계열에서 TR8253LC만 지원하는 기능입니다.

창야오과기 제품자료 §2.10, p.16

레지스터 주소

확인된 두 주소는 양쪽이 같습니다

PDI 제어 레지스터 `0x0140`, EEPROM 관련 `0x0502`가 양쪽 데이터시트에 같은 주소로 적혀 있습니다.

LAN9252 §12.3 p.198, §12.14.49 p.261 / TR8253LC §2.7, §2.4.7

확인되지 않은 것도 밝힙니다. 간접 CSR 접근의 레지스터 주소 (`300h` / `304h`)와 명령 포맷이 LAN9252와 실제로 같은지는 **공개 데이터시트만으로는 확인되지 않습니다.** TR8253LC 데이터시트에 ESC 레지스터 맵 전체가 실려 있지 않기 때문입니다. 이 항목은 추정으로 메우지 않고, 8장 전환 절차의 **2단계 샘플 검증**으로 넘겼습니다.

출처 · LAN9252 §12.3 p.198, §12.11 p.208–213, §12.14.49 p.261 / TR8253EC·TR8253LC §1 Table 1, §2.4.7, §2.7 · 창야오과기 제품자료 §2.6 각주 p.12, §2.10 p.16

판정

확인 체크리스트

아래 세 항목을 기존 보드에서 먼저 확인하십시오. 회로도와 전원 레일만 있으면 스스로 판정할 수 있습니다.

☐ **(1) 노출 패드(EP) 치수**

LAN9252 **5.90 / 6.00 / 6.10 mm** → TR8253LC **5.6 / 5.7 / 5.8 mm**. 한 변이 약 0.3 mm 작습니다. QFN 바닥의 방열 패드이므로, 기존 스텐실이 LAN9252 기준이면 솔더량이 과해질 수 있습니다. **스텐실 개구 검토를 권합니다.**

☐ **(2) 핀 5개의 기능이 다릅니다** 회로도에서 직접 확인

핀	LAN9252	TR8253LC	확인 사항
8	FXLOSEN (FX 모드 입력 스트랩)	**CLK25M (25MHz 출력)**	입력 ↔ 출력 역전
9	FXSDA/FXLOSA류 (입력)	**ERRLED (출력)**	입력 ↔ 출력 역전
10	FXSDB류 (입력)	**WAIT_ACK/LATCH0 (출력)**	입력 ↔ 출력 역전
3	OSCVDD12 (레귤레이터 출력)	NC	위험 낮음
4	OSCVSS (그라운드)	NC	위험 낮음

8·9·10번이 핵심입니다. 기존 보드가 이 핀을 풀업·풀다운 저항으로 고정해 두었다면, TR8253LC에서는 출력 핀이 저항을 통해 끌려가 신호가 충돌합니다. 광(FX) 모드를 쓰지 않는 보드라도 스트랩 저항은 대개 달려 있습니다.

☐ **(3) I/O 전원이 3.3V인가**

LAN9252 VDDIO는 **1.62 V ~ 3.6 V**로 1.8V나 2.5V로도 쓸 수 있습니다. TR8253LC VDD33_IO는 **2.97 V ~ 3.63 V**로 3.3V 전용입니다. **3.3V 외의 전압으로 쓰는 보드는 대체할 수 없습니다.**

출처 · LAN9252 §19.1 p.322–323, Table 3-3/3-4 p.18–19, §18.2 p.307 / TR8253LC §6 Table 32 p.44–45, Table 3 p.16–17, §2.5 p.22, §5 Table 30 p.43

실행

전환 절차

세 단계입니다. 1단계는 책상에서, 2·3단계는 샘플로 확인합니다.

1

회로도 확인

앞 장의 세 항목을 기존 보드에서 확인합니다. 노출 패드 스텐실, 핀 8·9·10의 스트랩 저항, I/O 전원 레일 — 이 세 가지입니다.

티원이 함께 확인해 드립니다.

2

샘플 검증

TR8253LC 샘플로 ESC 식별·능력 레지스터를 읽어 기존 값과 대조합니다. 이 단계에서 **간접 CSR 접근 프로토콜(`300h` / `304h`)이 기존 펌웨어와 맞는지**도 함께 확인합니다.

티원이 샘플을 제공합니다.

3

통신 검증

기존 SII EEPROM 이미지를 그대로 쓰거나 Virtual EEPROM으로 설정한 뒤, TwinCAT에서 슬레이브가 인식되는지 확인합니다.

티원이 기술 지원을 제공합니다.

2단계를 건너뛰지 마십시오. 간접 CSR 접근의 레지스터 주소와 명령 포맷은 TR8253LC 데이터시트에 공개되어 있지 않습니다. 따라서 이 자료로는 "기존 펌웨어가 그대로 돈다"고 단정할 수 없고, 샘플에서 직접 읽어 확인해야 합니다. 확인되지 않은 항목이므로 절차에 넣어 두었습니다.

ESC 식별·능력 레지스터 주소 범위는 Beckhoff 공통 ESC 레지스터 규격 기준. 각 칩 데이터시트에는 전체 레지스터 맵이 수록되어 있지 않습니다.

출처

근거 자료

이 자료의 모든 수치가 어디서 왔는지 밝힙니다.

- **Microchip, “LAN9252 2/3-Port EtherCAT SubDevice Controller with Integrated Ethernet PHYs”**
  DS00001909, 332p · 패키지 치수(§19.1 p.322–323), 핀맵(Table 3-1 p.12–13), ESC 사양(p.1 Features), 전원 사양(§18.2 p.307)

- **Triductor, “TR8253EC/TR8253LC EtherCAT Slave Chipset Datasheet”**
  r1.01, 46p · 패키지 치수(§6 Table 32 p.44–45), 핀맵(Table 3 p.16–17), 전원 사양(§5 Table 30 p.43)

본 자료의 비교 수치는 양사 공개 데이터시트를 직접 대조한 결과이며, 각 항목의 출처를 장마다 표기했습니다.

데이터시트에서 확인되지 않은 항목은 수치를 적지 않았습니다. 6장과 8장에서 밝힌 간접 CSR 접근 프로토콜(`300h` / `304h`)이 그 예입니다.

Team Trust Technology

샘플 제공 및 전환 검토 지원 문의

박준용 이사

010-3315-5723

회로도를 보내주시면 체크리스트 세 항목을 함께 확인해 드립니다.
샘플과 전환 기술 지원을 제공합니다.